

「量子HPC連携プラットフォーム向けスーパーコンピュータ」に係る質問回答について

意見項番	資料	改定前 資料項番	項目	意見内容		理研回答
				意見	修正提案	
1	仕様書	1.4.	2026 年2 月27 日 (金) 但し、2025 年12 月5 日 (金) ま でに計算設備全体を稼働可能にし、理研による利用を開 始できるようにすること。	設計変更によりリリース時期が遅れる予定です。仕様案に あるスケジュールでは間に合わないため、緩和していただ けないでしょうか。	2026 年3月31日 (月)までに計算設備全体を稼働可能にす ること。	条件を緩和し、納期を3月31日までとするが、12月5日までに稼働開始 にすることは加点とする。
2	仕様書	1.4.	2026 年2 月27 日 (金) 但し、2025 年12 月5 日 (金) ま でに計算設備全体を稼働可能にし、理研による利用を開 始できるようにすること。	2025年12月6日から貴所による利用が開始できるようにす るとありますが、納入期限である2026年2月27日までは受 注者による試験期間(納入試験含む)の認識でよろしいでし ょうか。 また、この期間中は品質が安定しておらず、不具合対応や ファームウェアの更新によるシステム停止も考えられま す。システム全体試験や納入試験によるマシンの専有利用 も考えられることから、貴所が利用されるタイミング毎に 協議の上、利用スケジュールを調整させていただければと 考えていますが、この認識でよろしいでしょうか。		加点対象である12月5日の稼働開始以降から納期（意見項番1参照のこ と）までの間は、試験期間として、納入試験および利用スケジュール の調整を認めることとする。ただし、理研によるテスト利用も併せて 行うことを認めること。
3	仕様書	2.1.1. (1)	計算ノード群全体において演算加速器を用いた倍精度浮 動小数点数（FP64）の演算性能が20 PFlops以上である こと。それを超える場合に加点する。	倍精度浮動小数演算器による理論性能値の代替として、尾 崎スキームを始めとする高精度計算法を低精度演算器に適 用したFP64のエミュレーションによる性能値を認めていた だけではないでしょうか。		ハードウェア的な倍精度浮動小数点性能は性能予想や計算精度といっ た点から重要である一方、一部のアプリケーションによっては尾崎ス キーム等の利用を用いた場合でも、これを補完することが可能になる と考える。以上のことから、ハードウェアのみの倍精度浮動小数点演 算性能値と、ハードウェアもしくは尾崎スキームによる倍精度浮動小 数点演算性能両方に対して、性能を規定し、それぞれの場合について 加点を行う。
4	仕様書	2.1.1. (1)	計算ノード群全体において演算加速器を用いた倍精度浮 動小数点数（FP64）の演算性能が 20PFlops 以上であ ること。それを超える場合に加点する。	為替相場等の経済情勢が不透明の為、ご要求最低仕様の緩 和をご検討頂きたいをお願いします。 または、倍精度浮動小数演算器による理論性能値の代替と して、尾崎スキームを始めとする高精度計算法を低精度演 算器に適用したFP64のエミュレーションによる性能値を代 替として認めて頂きたくご検討をお願いします。	計算ノード群全体において演算加速器を用いた倍精度浮動 小数点数（FP64）の演算性能が 16PFlops 以上であるこ と。それを超える場合に加点する。	為替相場等を勘案し、計算ノード群全体において演算加速器を用いた 倍精度浮動小数点数（FP64）の演算性能を16PFlops以上に緩和す る。
5	仕様書	2.1.1. (2)	計算ノード群全体において演算加速器を用いた演算対象 データの疎性を持つ 8 ビット精度（FP8）の演算性能は 5 EFlops 以上であること。それを超える場合に加点す る。	為替相場等の経済情勢が不透明の為、ご要求最低仕様の緩 和をご検討頂きたいをお願いします。	計算ノード群全体において演算加速器を用いた演算対象 データの疎性を持つ 8 ビット精度（FP8）の演算性能は 4EFlops 以上であること。それを超える場合に加点する。	為替相場等を勘案し、計算ノード群全体において演算加速器を用いた 演算対象データの疎性を持つ 8 ビット精度（FP8）の演算性能地を4 EFlops 以上に緩和する。
6	仕様書	2.1.1. (3)	計算ノード群の CPU の合算理論メモリバンド幅は 250 TB/sec 以上であること。それを超える場合に加点す る。この場合の合算理論メモリバンド幅とは、CPU が 有するメモリコントローラに直接接続されるメモリに対 する論理的なメモリアクセス性能の合算値である。	為替相場等の経済情勢が不透明の為、ご要求最低仕様の緩 和をご検討頂きたいをお願いします。	計算ノード群のCPUの合算理論メモリバンド幅は75 TB/sec 以上であること。それを超える場合に加点する。	為替相場等を勘案し、計算ノード群のCPUの合算理論メモリバンド幅 を75 TB/sec 以上に緩和する。
7	仕様書	2.1.1. (3)	計算ノード群のCPUの合算理論メモリバンド幅は250 TB/sec以上であること。それを超える場合に加点す る。この場合の合算理論メモリバンド幅とは、CPUが 有するメモリコントローラに直接接続されるメモリに対 する論理的なメモリアクセス性能の合算値である。	本要件が全体要件の中で特出して高い要求であるため、要 件緩和をご検討ください。	計算ノード群のCPUの合算理論メモリバンド幅は100 TB/sec以上であること。それを超える場合に加点する。 この場合の合算理論メモリバンド幅とは、CPUが有する メモリコントローラに直接接続されるメモリに対する論理 的なメモリアクセス性能の合算値である。	意見項番6参照のこと。
8	仕様書	2.1.1. (3)	計算ノード群のCPUの合算理論メモリバンド幅は 250TBb/sec以上であること。それを超える場合に加点 する。この場合の合算理論メモリバンド幅とは、計算 ノードの群のすべてのCPUが、アクセス可能なすべての メモリに対して、同時にアクセスした場合にメモリコン トローラ性能およびネットワーク性能を加味した論理的 なメモリアクセス性能の合算値である。	2.2.2の記載との関連についてですが、「演算加速器がプロ セッサに内包される場合、プロセッサと演算加速器の性能 要件は共に満たす必要があるが、それぞれを同時に使用す る場合を考慮する必要はなく、排他的に利用した場合の性 能とする。」という記載はこの項目にも適用されますで しょうか。もしそうだとすると特定のハードウェア構成の みを利する要求および加点になると思われますので、同時 使用も考慮した内容に変更していただけないでしょうか。 プロセッサが演算加速器との間の高帯域な接続を経由して 演算加速器のメモリにアクセスできる場合その性能も合算 可能でしょうか。		本件は、演算加速器を使わないCPUのみを場合の性能を定義するもの であり、演算加速器を同時仕様することを想定したものではないた め、同時仕様を考慮した内容に変更としない。ただし、演算加速器側 のメモリを同一メモリ空間として仕様できる場合は、その性能を合算 することを認める。
9	仕様書	2.1.1. (3)	計算ノード群のCPUの合算理論メモリバンド幅は250 TB/sec 以上であること。それを超える場合に加点す る。この場合の合算理論メモリバンド幅とは、CPU が 有するメモリコントローラに直接接続されるメモリに対 する論理的なメモリアクセス性能の合算値である。	2.2.2の記載との関連についてですが、「演算加速器がプロ セッサに内包される場合、プロセッサと演算加速器の性能 要件は共に満たす必要があるが、それぞれを同時に使用す る場合を考慮する必要はなく、排他的に利用した場合の性 能とする。」という記載はこの項目にも適用されますで しょうか。もしそうだとすると特定のハードウェア構成の みを利する要求および加点になると思われますので、同時 使用も考慮した内容に変更していただけないでしょうか。 プロセッサが演算加速器との間の高帯域な接続を経由して 演算加速器のメモリにアクセスできる場合その性能も合算 可能でしょうか。 この場合、GPUとGPUメモリ間のバンド幅より、CPUと GPU間のバンド幅がボトルネックになるため、CPUとCPU メモリ間のバンド幅+CPUとGPU間のバンド幅の合計を CPUの合計理論メモリバンド幅としてよろしいでしょ うか。		意見項番8参照のこと。
10	仕様書	2.1.1. (4)	計算ノード群の演算加速器に直接接続されたメモリの合 算メモリ容量は 90 TiB 以上であること。それを超える 場合に加点する。	為替相場等の経済情勢が不透明の為、ご要求最低仕様の緩 和をご検討頂きたいをお願いします。	計算ノード群の演算加速器に直接接続されたメモリの合算 メモリ容量は 70TiB 以上であること。それを超える場合 に加点する。	為替相場等を勘案し、計算ノード群の演算加速器に直接接続されたメ モリの合算メモリ容量を 70TiB 以上に緩和する。
11	仕様書	2.1.1. (5)	計算ノード群の演算加速器の合算理論メモリバンド幅は 4 PB/sec 以上であること。それを超える場合に加点す る。この場合の合算理論メモリバンド幅とは、演算加速 器が有するメモリコントローラに直接接続されるメモリ に対する論理的なメモリアクセス性能の合算値である。	為替相場等の経済情勢が不透明の為、ご要求最低仕様の緩 和をご検討頂きたいをお願いします。	計算ノード群の演算加速器の合算理論メモリバンド幅は 3.2PB/sec 以上であること。それを超える場合に加点す る。	為替相場等を勘案し、計算ノード群の演算加速器の合算理論メモリバ ンド幅を 3.2PB/sec 以上に緩和する。
12	仕様書	2.2.2.	計算ノードは1つ以上のプロセッサ、メモリ、ローカル ストレージ、ネットワークインタフェースを持つ。さら に計算ノードは1つ以上の演算加速器を含むこと。演算 加速器がプロセッサに内包する形でもよい。演算加速器 がプロセッサに内包される場合、プロセッサと演算加速 器の性能要件は共に満たす必要があるが、それぞれを同 時に使用する場合を考慮する必要はなく、排他的に利用 した場合の性能とする。	特定のハードウェア構成のみを利する内容に思われるた め、同時使用も考慮した内容に変更いただけないでしょ うか。		想定したアプリケーションを想定した性能要件であり、特定のハード ウェア構成のみを利する内容ではないと考えるため、本仕様について は修正しない。
13	仕様書	2.2.2.	計算ノードは1つ以上のプロセッサ、メモリ、ローカル ストレージ、ネットワークインタフェースを持つ。さら に計算ノードは1つ以上の演算加速器を含むこと。演算 加速器がプロセッサに内包する形でもよい。演算加速器 がプロセッサに内包される場合、プロセッサと演算加速 器の性能要件は共に満たす必要があるが、それぞれを同 時に使用する場合を考慮する必要はなく、排他的に利用 した場合の性能とする。	特定のハードウェア構成のみを利する内容に思われるた め、同時使用も考慮した内容に変更いただけないでしょ うか。		想定したアプリケーションを想定した性能要件であり、特定のハード ウェア構成のみを利する内容ではないと考えるため、本仕様について は修正しない。
14	仕様書	2.2.4. (1)	プロセッサ群内のメモリコントローラに直接接続され た、下記の仕様を満たす主記憶を搭載すること。 容量は960 GiB以上であること。	提案製品の幅を広げるため、「880GiB以上であること」、 に緩和していただけないでしょうか。		提案可能な製品の幅を広げるため、要件を緩和するが、意見に基づく 性能値が過剰に低いため、主記憶容量を950GiB以上てまでの緩和とす る。
15	仕様書	2.2.4. (1)	容量は960 GiB 以上であること。	ご提案予定の製品は、ご要求要件を満たせません。950GiB 以上への緩和をお願いします。		意見項番15参照のこと。
16	仕様書	2.2.4. (2)	理論メモリバンド幅は1,024 GB/sec 以上であること。	ご提案予定の製品は、ご要求要件を満たせません。 750GB/sec以上への緩和をお願いします。		提案可能な製品の幅を広げるため、理論メモリバンド幅を750 GB/sec 以上に緩和する。

「量子HPC連携プラットフォーム向けスーパーコンピュータ」に係る質問回答について

17	仕様書	2.2.4. (2)	理論メモリバンド幅は1,024 GB/sec以上であること。	提案製品の幅を広げるため、「750GB/s以上であること」、に緩和していただけないでしょうか。		意見項番16参照のこと。
18	仕様書	2.2.4. (2)	理論メモリバンド幅は1,024 GB/sec以上であること。	提案製品の幅を広げるため、ご要求最低仕様の緩和をご検討頂きたいをお願いします。	理論メモリバンド幅は750GB/sec以上であること。	意見項番16参照のこと。
19	仕様書	2.2.3. (2)	合算理論メモリバンド幅は1,024 GB/sec以上であること。	提案可能製品の幅を広げるため、仕様の変更をご検討ください。	合算理論メモリバンド幅は700 GB/sec以上であること。	提案可能な製品の幅を広げるため、要件を緩和するが、意見に基づく性能値が過剰に低いため、意見項番18に基づき750GB/secまでの緩和とする。
20	仕様書	2.2.6. (2)	各演算加速器の倍精度浮動小数点演算性能が45 TFlops以上であること。	提案可能製品の幅を広げるため、仕様の変更をご検討ください。	各演算加速器の倍精度浮動小数点演算性能が38 TFlops以上であること。	提案可能な製品の幅を広げるため、各演算加速器の倍精度浮動小数点演算性能を35 TFlops以上に緩和する。
21	仕様書	2.2.6. (2)	各演算加速器の倍精度浮動小数点演算性能が45 TFlops以上であること。	製品の選択肢を増やすため「35TFlops以上であること」に緩和していただけないでしょうか。 または、尾崎スキームを始めとする高精度計算法を低精度演算器に適用したFP64のエミュレーションによる性能値を代替として認めていただけないでしょうか。		意見項番3において、全体性能において低精度演算器に適用したFP64のエミュレーションを認めているため、本項目における意見は採用しない。その他、意見項番23参照のこと。
22	仕様書	2.2.6. (2)	各演算加速器の倍精度浮動小数点演算性能が45 TFlops以上であること。	提案製品の幅を広げるため「35TFlops以上であること」に緩和していただけないでしょうか。 または、尾崎スキームを始めとする高精度計算法を低精度演算器に適用したFP64のエミュレーションによる性能値を代替として認めていただけないでしょうか。		意見項番20、21参照のこと。
23	仕様書	2.2.6. (2)	各演算加速器の倍精度浮動小数点演算性能が45 TFlops以上であること。	提案製品の幅を広げるため、ご要求最低仕様の緩和をご検討頂きたいをお願いします。 または、尾崎スキームを始めとする高精度計算法を低精度演算器に適用したFP64のエミュレーションによる性能値を代替として認めて頂きたくご検討をお願いします。	各演算加速器の倍精度浮動小数点演算性能が35TFlops以上であること。	意見項番20、21参照のこと。
24	仕様書	2.2.6. (4)	各演算加速器に192GiB以上のメモリを有すること。またハードウェアによるECC機能を有すること。	提案可能製品の幅を広げるため、仕様の変更をご検討ください。	各演算加速器に170GiB以上のメモリを有すること。またハードウェアによるECC機能を有すること。	提案可能な製品の幅を広げるため、各演算加速器のメモリ量を170 GiB以上に緩和する。
25	仕様書	2.2.6. (4)	各演算加速器に 192 GiB 以上のメモリを有すること。またハードウェアによる ECC 機能を有すること。	提案製品の幅を広げるため、ご要求最低仕様の緩和をご検討頂きたいをお願いします。	各演算加速器に 170GiB 以上のメモリを有すること。またハードウェアによる ECC 機能を有すること。	意見項番24参照のこと。
26	仕様書	2.2.6. (4)	各演算加速器に192 GiB 以上のメモリを有すること。またハードウェアによるECC 機能を有すること。	ご提案予定の製品は、ご要求要件を満たせません。170GiB 以上への緩和をお願いします。		意見項番24参照のこと。
27	仕様書	2.2.6. (4)	各演算加速器に192 GiB 以上のメモリを有すること。またハードウェアによるECC 機能を有すること。	提案の幅を広げるため、170 GiB 以上に緩和していただけないでしょうか。		意見項番24参照のこと。
28	仕様書	2.2.6. (5)	各演算加速器の理論メモリバンド幅は8 TB/sec以上であること。	提案可能製品の幅を広げるため、仕様の変更をご検討ください。	各演算加速器の理論メモリバンド幅は7.6 TB/sec以上であること。	提案可能な製品の幅を広げるため、理論メモリバンド幅を7.5 TB/sec 以上に緩和する。
29	仕様書	2.2.6. (5)	各演算加速器の理論メモリバンド幅は8 TB/sec 以上であること。	ご提案予定の製品は、ご要求要件を満たせません。7.5TB/sec以上への緩和をお願いします。		意見項番28参照のこと。
30	仕様書	2.2.6. (5)	各演算加速器の理論メモリバンド幅は8 TB/sec以上であること。	提案の幅を広げるため、7.5 TB/sec 以上に緩和していただけないでしょうか。		意見項番28参照のこと。
31	仕様書	2.2.6. (5)	各演算加速器の理論メモリバンド幅は 8TB/sec 以上であること。	提案製品の幅を広げるため、ご要求最低仕様の緩和をご検討頂きたいをお願いします。	各演算加速器の理論メモリバンド幅は 7.5TB/sec 以上であること。	意見項番28参照のこと。
32	仕様書	2.2.7.	相互結合網に 1 演算加速器あたり 400 Gbps 以上の速度で接続すること。また、本ネットワークインタフェースから主記憶および演算加速器群のメモリに RDMA を用いた通信が可能であること。	GPUDirect RDMA、GPUDirect Storageをサポートする場合でそれぞれ加点として頂きたくご検討をお願いします。	演算加速器がプロセッサを介さずデータをローカルストレージや相互結合網上の他ノードへ転送できる機能を有する場合加点とする。	特定の製品に限定されるため、本意見は採用しない。
33	仕様書	2.2.8. (1)	容量が8 TB以上、 バンド幅はRead 2 GB/sec以上かつ Write 1 GB/sec、 IOPS（ランダム 4KB 読み書き）が Read 100,000以上かつWrite 40,000以上であること。	NVMe Read Intensiveの容量は7.68TBとなっており、8TB は都合が悪いからです。また、複数のNVMeを用いて仕様を満たすことを許容してください。	容量が7.68 TB以上、バンド幅はRead 2 GB/sec以上かつ Write 1 GB/sec、 IOPS（ランダム 4KB 読み書き）が Read 100,000以上かつWrite 40,000以上であること。複数のNVMeの合算値も認める。	コストを踏まえ、容量を7.5 TB以上に緩和する。
34	仕様書	2.2.8. (1)	容量が8 TB 以上、バンド幅はRead 2 GB/sec 以上かつ Write 1 GB/sec、 IOPS（ランダム4KB 読み書き）が Read 100,000 以上かつWrite 40,000 以上であること。	データセンター用SSDの容量は、多くのベンダが7.68TBの製品を提供しています。製品の選択肢を増やすためにも、7TBの容量へ変更をお願いします。		意見項番33参照のこと。
35	仕様書	2.2.8. (1)	容量が 8 TB 以上、バンド幅は Read 2 GB/sec 以上かつ Write 1 GB/sec、 IOPS（ランダム 4KB 読み書き）が Read 100,000 以上かつWrite 40,000 以上であること。	現在主流のNVMe SSDの8GB前後のドライブあたりの容量は7.68TB、15.36TBとなります。演算加速器にコストを集中させるため、ご要求最低仕様の緩和をご検討頂きたくお願いします。	容量が 7.68TB 以上、バンド幅は Read 2 GB/sec 以上かつ Write 1 GB/sec、 IOPS（ランダム 4KB 読み書き）が Read 100,000 以上かつWrite 40,000 以上であること。	意見項番33参照のこと。
36	仕様書	2.2.10.	計算ノードへの電源供給経路は冗長化されていること。ただし、同一の電源供給ユニットを用いて複数の計算ノードに電源を供給する場合は、その電源供給ユニットへの電源供給経路が多重化されていればよい。	ご提案予定の製品は、計算ノードを搭載するラックに電源ユニットを複数搭載することで冗長化していますが、各計算ノードに対しては、1個のbus barを経由して電源が供給されるため、電源供給経路が多重化されていません。計算ノード搭載ラックの電源ユニットが冗長化されている構成であれば、ご提案可能となるよう以下ご要求要件への変更をお願いします。	計算ノードまたは計算ノードラックへの電源供給経路は冗長化されていること。ただし、同一の電源供給ユニットを用いて複数の計算ノードに電源を供給する場合は、その電源供給ユニットへの電源供給経路が多重化されていればよい。	本件は意見の内容を意図したものであったが、より明確化するため、意見を採用する。
37	仕様書	2.2.12.	今後のデータセンターへの普及を考慮しOpen Compute Project（OCP）V3規格によるエコシステムである場合加点する。	普及を考慮されるのであれば、100%水冷式サーバで19インチラックに搭載可能である場合も加点として頂きたくご検討をお願いします。	今後のデータセンターへの普及を考慮しOpen Compute Project（OCP）V3規格によるエコシステムまたは、現行普及しているEIA規格に準拠した19インチラックに搭載可能である100%水冷式サーバの場合は加点する。	本仕様は、OCPの普及を見据えたものであり、既存の19インチラックを想定したものではないため、本意見は採用しない。
38	仕様書	2.3.3. (2)	プロセッサは1 ソケット構成であり、プロセッサ内のプロセッサコア群はアドレス空間を共有し、メモリコヒーレンシが実現されること。	製品の選択肢を増やすためにも、2ソケット構成の許容をお願いします。		2ソケット以上を認めるが、その場合において、各項目の必要性能については2倍とする。
39	仕様書	2.3.3. (3)	SPEC CPU 2017 Integer Rates Base の値が1,000 以上であること。	ご提案予定の製品は、ご要求要件を満たせません。SPEC CPU 2017 Integer Rates Baseの値を700以上に緩和をお願いします。		現在のプロセッサ技術および市場製品の状況を踏まえ、特筆して高い数字ではないため、意見を却下する。
40	仕様書	2.3.4. (1)	容量は768 GiB 以上であること。左記を超える場合は加点する。	2ソケット構成を許容していただくことで、本ご要求要件を満たすことが可能となります。2ソケット構成の許容をお願いします。		現在のプロセッサ技術および市場製品の状況を踏まえ、特筆して高い数字ではないため、意見を却下する。
41	仕様書	2.3.4. (2)	合算理論メモリバンド幅は550GB/sec 以上であること。	2ソケット構成を許容していただくことで、本ご要求要件を満たすことが可能となります。2ソケット構成の許容をお願いします。		現在のプロセッサ技術および市場製品の状況を踏まえ、特筆して高い数字ではないため、意見を却下する。ただし、1ソケットあたりのメモリバンド幅を400 GB/sec以上に緩和する。
42	仕様書	2.3.7. (1)	多目的用途として、合算容量が16 TB 以上、バンド幅は Read 2 GB/sec 以上かつWrite 1GB/sec、 IOPS（ランダム 4KB 読み書き）がRead 100,000 以上かつWrite 40,000以上であること。	データセンター用SSDの容量は、多くのベンダが15.36TBの製品を提供しています。製品の選択肢を増やすためにも、15TBの容量へ変更をお願いします。		提案可能な製品の幅を広げるため、SSDの容量を15 TB以上に緩和する。
43	仕様書	2.4.1	1 PB 以上の有効利用容量を有し、全ての計算ノードに対して名前空間を提供し、POSIX APIおよびMPI-IO を含む並列I/O に準拠したインタフェースによりアクセスが可能であること。本ストレージに使用するストレージデバイスにはDWPД (drive write per day) が1 以上のSSDを使用すること。有効利用容量とは、RAID などの冗長化技術によるパリティ分やスベア領域分を除いた容量であり、また重複排除や圧縮などのデータ内容に依存する容量拡大手法を考慮しない容量とする。	DWPД 1以上のSSDを要求されていますが、SSDの大容量化を図るため1セルへの保持ビットを4ビットとしたQLCのDWPДは0.5程度となります。DWPДは下がりますが、30TBを越える大容量ドライブを利用したHPC/AIストレージシステムではDWPДは問題にならないと考えます。弊社が導入したシステムの統計データを用いた考察を提案書に添付しましたので、TLCに比べ低コストで大容量を実現可能なQLC SSDの提案を許容いただけるようご検討願います。QLCのDWPДはベンダやドライブ容量によって異なりますが、0.4以上であればいずれのドライブでも対応可能です。		導入コストを勘案し、DWPДが0.4以上に緩和する。
44	仕様書	2.4.3.	本ファイルシステムの理論IOPS は6,000,000 以上であること。	提案のX3-NDR200の理論IOPSは160万であり、600万IOPSを提供する為には4台構成とする必要があり、コストが増大します。構成2ではQLCを使用し、コストを削減しております。なお、X3-NDR200は未発表製品であり、今後仕様が変更になる可能性がありますので、本要件を150万IOPS以上に緩和願います。		導入コストを勘案し、理論IOPSを1,500,000以上に緩和する。

「量子HPC連携プラットフォーム向けスーパーコンピュータ」に係る質問回答について

45	仕様書	2.4.4.	本ファイルシステムは、RAID6（8D2P）相当を含む、冗長構成により運用されること。	構成2のメタデータに関してはファイルデータと別ドライブで構成されます。ドライブ容量の大容量化によりRAID6(4D+2P)で要求されるinode数を構成可能なため、メタデータに関してはRAID6(4D+2P)を許容いただけますようお願いいたします。		要求要件はRAID6(4D+2P)を許容するものとする。
46	仕様書	2.4.6.	本ファイルシステムに50 億個以上のファイルの格納が可能なこと。	ファイルシステムのメタデータ領域がRAIDで保護できない障害により消失した場合の復旧策として、メタデータのバックアップを提案しています。メタデータのバックアップを2世代採り、メタデータのRAIDで保護できない障害に備える要件の追加をご検討ください。		意見を受け入れ、メタデータのバックアップ機構を有することを要求要件に追加する。
47	仕様書	2.5.2	理研の有する機器を相互結合網に接続するため、400 Gbps相当の速度を有する予備ネットワークポートを32ポート以上有すること。スイッチのネットワークポートがサポートする速度が400 Gbps未満である場合は、複数のネットワークポートをまとめて400 Gbpsになるようにトランクしたものを1ポート分と数えること。	計算機リソースの利用効率の最大化のため、 「MPI_Allreduce通信および MPI_Alltoall通信について、相互接続網上のスイッチに対してオフロードする機能とその機能を使用可能なMPI ライブラリを提供する事」という文言を加点として追記出来ないでしょうか。 また、安定したクラスター運用の為に、「障害が発生した際に障害箇所を瞬時に特定し回避パスを設定してジョブ実行を継続することが可能となる機能を有すること」を追記して頂けないでしょうか。		特定の製品に限定されるため、採用しない。
48	仕様書	2.5.2.	理研の有する機器を相互結合網に接続するため、400 Gbps 相当の速度を有する予備ネットワークポートを32ポート以上有すること。スイッチのネットワークポートがサポートする速度が400 Gbps 未満である場合は、複数のネットワークポートをまとめて400 Gbps になるようにトランクしたものを1 ポート分と数えること。	計算機リソースの利用効率の最大化のため、 「MPI_Allreduce通信および MPI_Alltoall通信について、相互接続網上のスイッチに対してオフロードする機能とその機能を使用可能なMPI ライブラリを提供する事」という文言を加点として追記出来ないでしょうか。 また、安定したクラスター運用の為に、「障害が発生した際に障害箇所を瞬時に特定し回避パスを設定してジョブ実行を継続することが可能となる機能を有すること」を追記して頂けないでしょうか。		意見項番47参照のこと。
49	仕様書	2.5.2.	理研の有する機器を相互結合網に接続するため、400 Gbps 相当の速度を有する予備ネットワークポートを 32ポート以上有すること。スイッチのネットワークポートがサポートする速度が400 Gbps 未満である場合は、複数のネットワークポートをまとめて 400 Gbps になるようにトランクしたものを 1 ポート分と数えること。	計算機リソースの利用効率の最大化のため、下記の仕様を追加して頂きたくご検討をお願いします。 「MPI_Allreduce通信および MPI_Alltoall通信について、相互接続網上のスイッチに対してオフロードする機能とその機能を使用可能なMPI ライブラリを提供する場合は加点とする。」 また、安定したクラスター運用の為に、仕様の追加を検討して頂きたくお願いします。 「障害が発生した際に障害箇所を瞬時に特定し回避パスを設定してジョブ実行を継続することが可能となる機能を有すること。」		意見項番47参照のこと。
50	仕様書	2.5.2.	理研の有する機器を相互結合網に接続するため、400 Gbps 相当の速度を有する予備ネットワークポートを32ポート以上有すること。スイッチのネットワークポートがサポートする速度が400 Gbps 未満である場合は、複数のネットワークポートをまとめて400 Gbps になるようにトランクしたものを1 ポート分と数えること。	対応するネットワークポートが1600Gbpsであり、400Gbpsのトランシーバを搭載することで、 400Gbpsのポートとして利用可能となる場合、 32ポート分の400Gbpsのトランシーバを搭載しておく必要はありますでしょうか。		トランシーバについては求めないように仕様を修正する。
51	仕様書	2.5.8	計算ノードを構成する相互結合網は、フルバイセクション性能を有すること。	提案可能製品の幅を広げるため、仕様の変更をご検討ください。	計算ノードを構成する相互結合網は、ノードインジェクションの合計値の25%のバイセクション性能を有すること。左記を超える場合加点する。	導入コスト等を勘案し、フルバイセクションバンド幅の条件を緩和するとともに、バイセクションバンド幅の性能に合わせた加点に修正する。
52	仕様書	2.8.1.	計算ノード、フロントエンドノードのOSはLinux kernel 5以上を基本とした ディストリビューションが動作するものとする。また、特別なライセンス契約なしで利用が継続できること。	運用の安定を考慮し、OSの有償サポートを認めてください。	計算ノード、大容量メモリノード、フロントエンドノードのOSはLinux kernel 5以上を基本としたディストリビューションが動作するものとする。特別なライセンス契約が必要なOSを提供する場合は加点する。	本システム構築時については、ライセンス契約が必要なソフトウェアの導入を認めるが、その後理研の責任においてライセンス契約なしで導入可能なシステムに変更可能であることに変更する。
53	仕様書	2.8.5.	理研が有しているデータダイレクト・ネットワークス社製Lustre ファイルシステムであるEXAScaler を計算ノード、フロントエンドノード上にマウントする。NFS 等に変換することなく、直接Lustre ファイルシステムとしてマウントできること。クライアントソフトウェアは、必要に応じて理研より提供することを想定すること。	貴所が有するEXAScalerを今回導入する計算ノード、大容量メモリノードおよびフロントエンドからマウントする場合のネットワーク経路はすべて相互結合網経由と考えてよろしいでしょうか。		その通りである、明確になるように仕様を修正する。
54	仕様書	2.8.6.	搭載する演算加速器に最適化された、PyTorch、TensorFlow があること。また、量子コンピュータのシミュレーション環境を有すること。	量子コンピュータのシミュレーション環境に加えて、組合せ最適化問題に特化したイジングマシンの環境を整備することで、より広範な最適化問題に対応できると考えます。 以下ご要求要件への追加をお願いします。 【追加案】 演算加速器に対応したイグングマシン及びそのプログラミング環境が利用できること。なお、同時に4つ以上の加速プロセッサから利用が可能なこと。 イジングマシンは以下に示す要件を満たすこと。 ① イジングマシン方式による、組合せ最適化問題の計算機能を有すること。 ② 実行規模（ビット数）が10万ビット規模であること。 ③ ビット間の結合に関して、全結合に対応可能であること。 ④ ビット間の結合強度が64ビットの階調で表現できること。 ⑤ QUBO 形式の入力インターフェースを持つこと。 ⑥ 最適化目的と制約を分離して入力できるインターフェイスを有すること。 ⑦ 補助変数を導入することなく不等式制約項を入力できるインターフェイスを有すること。 ⑧ 制約充足解を得るための制約の強さを決める係数パラメータの自動調整機能を有すること。 ⑨ 出力する解に制約を充足しているかどうかを示す情報が付加されること。		本意見は、本調達において特に要求事項に当てはまらないため本意見は採用しない。ただし、量子コンピュータ向けのソフトウェア開発環境について必要項目に追加する。
55	仕様書	3.1.9.	必要に応じて消防法の準拠のための感熱センサーなどの適切な配置が行われること。	部屋を区画する予定もしくは元々感知器類は準備されていないものでしょうか。 また既設自火報設備との連携は不要と考えてよろしいでしょうか。必要な場合において既設自火報改修はお客様作業と考えてよろしいでしょうか。		設置居室についてはすでに各種感知器は装備されているが、冷却等の都合により提案者が区画化する場合、追加で感知器等を必要とすることがある。本仕様はそれらの区画化をするときに各種法令で感知器を必要とする場合に提案者負担で工事を求めるものである。
56	仕様書	3.3.2.	C042 の受電設備への本接続は2026 年2 月21 日から23 日に予定される計画停電時のみに実施できる。システムの仮運用開始から当該期間までの間は当該受電設備への仮配線で通電し、計画停電時に本接続を実施すること。	ケーブルを別々に布設すべきか検討するため、「システムの仮運用開始から当該期間までの間は当該受電設備への仮配線で通電し、」との記載について仮配線の接続先（場所）をご教授下さい。		仮配線については、同一分電盤となるが、正規の配線経路の場合、充電区間の配線を必要とするため、仮配線においては、充電区間を回避して一時的に接続するものとする。
57	仕様書	3.4.	冷却設備	CDU－サーバー間の冷却水に産業廃棄物であるグリコール系を使用しない場合は加点として頂きたくご検討をお願いします。		提案製品を限定するため本意見は採用しない。
58	仕様書	3.4.2.	HPC室1に設置される機器の冷却のため、ASHRAE W3規格に準拠する冷却水を提供する。但し年間で10%以内の運転時間（特に夏季）において、冷却水温度が摂氏5 度程度の上振れがあることを考慮すること。	システムが入力水温摂氏45度までサポートする場合、加点として頂きたくご検討をお願いします。	HPC室1に設置される機器の冷却のため、ASHRAE W3規格に準拠する冷却水を提供する。但し年間で10%以内の運転時間（特に夏季）において、冷却水温度が摂氏5度程度の上振れがあることを考慮すること。 また、ASHRAE W 4 規格に準拠する冷却システムの場合は加点する。	現状の設備条件としては過剰な加点となるため、本意見は採用しない。

「量子HPC連携プラットフォーム向けスーパーコンピュータ」に係る質問回答について

59	仕様書	3.4.4.	HPC 室1 に設置される機器の最大消費電力のうち90%以上の冷却はDirect Liquid Cooling とすること。Direct Liquid Cooling の割合に応じて加点する。なお、リアドアシステムおよびInRow システムなどの空気を介する冷却はDirect Liquid Coolong とは認めない。	ご提案予定の製品は、ご要求要件を満たせません。HPC室1 に設置される機器の最大消費電力のうち70%以上の冷却をDirect Liquid Coolingとなるよう緩和をお願いします。		最大消費電力のうち70%以上に緩和するが、加点割合を強化する。
60	仕様書	3.4.5.	HPC室1の空調条件はASHRAE A3規格に準拠するものとする。ただし、理研において空調設備を提供しないため、3.4.2項に示すDirect Liquid Coolingで取り除けなかった排熱については、3.4.2項に示す冷却水を用いてリアドア、InRow冷却等を用いて除熱しHPC室1の温度条件をA3規格に収めること。また、通常運用時においてHPC室1に設置された機器の消費電力が少ない場合においても、十分に冷却可能な構成とすること。ただし、冷却水温度がASHRAE W3規格から逸脱する場合はこの限りでない。	ASHRAE A3は5度から40度です。サーバー等が対応する温度としては、ASHRAE A2(10度から35度)が妥当であると考えています。ASHRAE W3は32度となっており、A3規格はそれ以上の要求になっています。ASHRAE A2を基準として、ASHRAE W3規格から逸脱する場合は例外とした仕様に修正をお願いします。	HPC室1の空調条件はASHRAE A2規格に準拠するものとする。ただし、理研において空調設備を提供しないため、3.4.2項に示す Direct Liquid Coolingで取り除けなかった排熱については、3.4.2項に示す冷却水を用いてリアドア、InRow冷却等を用いて除熱し HPC室1の温度条件をA2規格に収めること。また、通常運用時においてHPC室1に設置された機器の消費電力が少ない場合においても、十分に冷却可能な構成とすること。ただし、冷却水温度がASHRAE W3規格から逸脱する場合はこの限りでない。	柔軟なシステムの提案および、現状の設備条件に基づき、少なくとも温度下限部分においては条件を緩和する。ただし、温度上限については設備条件の制約にもとづき仕様を緩和しない。
61	仕様書	3.4.11.	冷却液漏れを検知し、配線の短絡が発生する場合は瞬時に電源系統を遮断する機能を有すること。	冷却液漏れを検知し、冷却液循環系を遮断する機能を必要とする対象機器はCDUのみでよろしいでしょうか。		そのとおり。但し、冷却液もれが発生した場合に他のシステムに通報する通信機能を提供することを要求する。
62	仕様書	3.5.2.	初期に導入するソフトウェアについては、理研と十分な協議を行い、その指示に従うこと。 OS、スケジューラ、MPI 環境の導入を想定すること。 スケジューラについては、理研がカスタマイズしたSLURM スケジューラクライアントを導入すること。	理研様がカスタマイズしたSLURMスケジューラクライアントについては、導入手順、確認手順等は理研様から提示され弊社が実施すると理解しましたが、その理解でよろしいでしょうか。		理研様がカスタマイズしたSLURMスケジューラクライアントについては、導入手順、確認手順を理研から提供する。明確になるように仕様を修正する。
63	仕様書	3.7.1.	提案システムを構成するハードウェアおよびソフトウェアに対し、日本語マニュアルを編集可能な電子データ（docx 形式）で提供すること。	項3.5.1, 3.5.2, 3.5.3, 3.5.7 について設計、および、試験計画/結果をについてドキュメント化し、理研様の了承のもと作業を進めることを想定しておりますが、これらは納品図書としては不要でしょうか。		意見を採用し、仕様に追加する。
64	仕様書	3.7.1.		ご提案する製品のハードウェアおよびソフトウェアのマニュアルは一部英語マニュアルしか存在しないものもあります。その場合は、英語マニュアルも許容していただけないでしょうか。 また、PDF、Excel、PowerPointなど他電子データでのご提供も許容していただけないでしょうか。 ご提案システムを構成するハードウェアおよびソフトウェアに対して、管理者様が操作するために必要な管理者マニュアルについては、編集可能な電子データ(docx形式)としてご提供させていただきます。		マニュアルについてはdocxを求めるが、納品資料については提案ファイル形式を認める。
65	仕様書	3.7.1.	提案システムを構成するハードウェアおよびソフトウェアに対し、日本語マニュアルを編集可能な電子データ（docx形式）で提供すること。	英語も可として頂きたく、ご要求最低仕様の緩和をご検討頂きたくお願いします。	提案システムを構成するハードウェアおよびソフトウェアに対し、日本語または英語マニュアルを編集可能な電子データ（docx形式）で提供すること。	現在の社会情勢を勘案し、英語マニュアルであった場合においても対応が可能であるため、コスト等を踏まえて本意見を採用する。
66	仕様書	3.8.1.	納品後5 年間は物理的な故障が発生した場合に可及的速やかに無償で修理あるいは交換を行う年間保守契約が締結可能な構成であること。ただし、納入後1 年間については初期不良の対象として無償対応とすること。2 年目以降については有償による保守契約締結を想定してもよい。ただし、本有償保守契約は毎年度の更新であるとともに、理研の財務状況等の判断において契約締結の是非を判断できるものとする。	ご要求要件では、ハード保守を行う体制を求められています。しかし、実際の運用ではトラブル発生時には障害部位を特定するために切り分け作業が発生すると考えます。このような切り分け作業についてはお客様にて実施すると理解いたしましたが、それをサポートする体制、窓口は不要でよろしいでしょうか。		一次障害切り分けは理研側で実施することを想定する。サポート体制・窓口について設定することを求めるよう仕様に追加する。
67	仕様書	その他		【質問】 本仕様書案には記載がありませんが、以下の運用管理・監視機能・環境の整備については、本調達の範囲外との想定でよろしいでしょうか ・認証システム(LDAP等) ・監視システム(Zabbix等) ・停電時の停止機能 ・メール通知機能(SMTPサーバ) ・時刻同期(NTP) ・ネームサーバ(DNS) ・ログ集中管理、ログ監視、ログ収集機能 ・SLURMスケジューラ(slurmctld, slurmdbd)		調達の範囲外である。
68	性能評価基準	2.1.4.	HPL	FP64演算を低精度演算器を用いてエミュレーションする手法でHPLを実行することを認めて頂きたくご検討をお願いします。		ハードウェア的な倍精度浮動小数点性能は性能予想や計算精度といった点から重要である一方、一部のアプリケーションによっては尾崎スキーム等の利用を用いた場合でも、これを補完することが可能になると考える。以上のことから、ハードウェアのみの倍精度浮動小数点演算性能値と、ハードウェアもしくは尾崎スキームによる倍精度浮動小数点演算性能の平均点を加点とする。
69	性能評価基準	2.1.4.	HPL	FP64演算を低精度演算器を用いてエミュレーションする手法でHPLを実行することを認めていただけますでしょうか。		意見項番68参照のこと。
70	性能評価基準	2.1.4.	HPL	FP64演算を低精度演算器を用いてエミュレーションする手法でHPLを実行することを認めていただけますでしょうか。		意見項番68参照のこと。
71	性能評価基準	2.1.6.	GROMACS: 分子動力学シミュレーション	「性能に影響を及ぼさないソースコードの変更を認める」とありますが、「性能」ではなく「精度」という認識でありますでしょうか？また、その場合、ソースコード改変に伴う精度の確認方法として、「アプリケーション実行時の出力の数値で何桁まで一致すること」など精度を評価する指標を示していただけますでしょうか。		説明が不明瞭のためGPU対応に関する規定の詳細を追記する。
72	性能評価基準	2.1.6.	GROMACS: 分子動力学シミュレーション	入力データであるADH_bench_systems.tar.gz の中のadh_cubic には、 pme_verlet.mdp rf_verlet.mdpという2つのmdpファイルがあります。mdpファイルはどちらを利用するかご指定はございますか。		説明が不足しているため説明を加える。
73	性能評価基準	2.1.6.	GROMACS: 分子動力学シミュレーション	GROMACSの実行時パラメータとして、"-nsteps"と"-resetstep"があります。このパラメータを使って、より長いステップまで計算し、最後の指定した区間で[ns/day]の値を評価する方法があります。この方法は広く紹介されているように見えます。例 https://catalog.ngc.nvidia.com/orgs/hpc/containers/gromacsこの方法を試したところ、実行開始直後から10000ステップまでの区間で[ns/day]の値を評価するよりも、より長いステップまで計算し、最後の10000ステップの区間で[ns/day]の値を評価の方が高い数値が出る傾向が見られました。このように"-nsteps"と"-resetstep"を任意の値に指定してもよろしいでしょうか。		可能な限り統一した設定で評価が行われるよう、"-nsteps"と"-resetstep"は指定せずデフォルト値を使用することとする。
74	性能評価基準	2.1.6.	GROMACS: 分子動力学シミュレーション	「性能に影響を及ぼさないソースコードの変更を認める」とありますが、「性能」ではなく「精度」という認識でありますでしょうか。		意見項番71参照のこと。
75	性能評価基準	2.1.6.	GROMACS: 分子動力学シミュレーション	計算結果が正しいか否かの判定はどのように行えばよろしいでしょうか。プログラムが異常終了せず最終ステップまで動作することを確認すればよろしいでしょうか。		説明が不明瞭のための詳細を追記する。

「量子HPC連携プラットフォーム向けスーパーコンピュータ」に係る質問回答について

76	性能評価基準	2.1.6.	GROMACS: 分子動力学シミュレーション	「性能に影響を及ぼさないソースコードの変更を認める」とありますが、「性能」ではなく「精度」という認識であっていますでしょうか？また、その場合、ソースコード改変に伴う精度の確認方法として、「アプリケーション実行時の出力の数値で何桁まで一致すること」など精度を評価する指標を示して頂きたくご検討をお願いします。		意見項番71参照のこと。
77	性能評価基準	2.1.7. (1)	流体解析	OpenFOAM ESI版の対象となるバージョンとなるソースコードに関しては、GPUで動作するものは無いと認識しています。ソースコードの性能に影響を及ぼさない改変だけではGPUでの動作は出来ません。GPUで動作させるためのソースの変更(線型ソルバとその前処理のアルゴリズム変更など)は認めてもらえますでしょうか。		説明が不明瞭のためGPU対応に関する規定の詳細を追記する。
78	性能評価基準	2.1.7. (1)	流体解析	「性能に影響を及ぼさないソースコードの変更を認める」とありますが、「性能」ではなく「精度」という認識であっていますでしょうか？また、その場合、ソースコード改変に伴う精度の確認方法として、「アプリケーション実行時の出力の数値で何桁まで一致すること」など精度を評価する指標を示していただけますでしょうか。 線型ソルバとその前処理のアルゴリズム変更を認めていただけますでしょうか。		説明が不明瞭のためGPU対応に関する規定の詳細を追記する。
79	性能評価基準	2.1.7. (1)	流体解析	「性能に影響を及ぼさないソースコードの変更を認める」とありますが、「性能」ではなく「精度」という認識であっていますでしょうか。		意見項番77参照のこと。
81	性能評価基準	2.1.7. (1)	流体解析	「性能に影響を及ぼさないソースコードの変更を認める」とありますが、「性能」ではなく「精度」という認識であっていますでしょうか。また、その場合、ソースコード改変に伴う精度の確認方法として、「アプリケーション実行時の出力の数値で何桁まで一致すること」など精度を評価する指標を示して頂きたくお願いします。 線型ソルバとその前処理のアルゴリズム変更を認めて頂きたくご検討をお願いします。		意見項番77参照のこと。
80	性能評価基準	2.1.7. (1)	流体解析	ベンチマークが正常に終了した場合、tuneOpenFOAM-mesh_3M.json.csvが出力されますが、このファイルが出力される事以外で、プログラムの正常動作を確認する必要はございませんでしょうか？例えば実行ログの計算結果の値を確認するなどです。		説明が不明瞭のための修正する。
82	性能評価基準	2.1.7. (2)	流体解析	16演算加速器で評価した性能値に対して提案システムの演算加速器数を16で割った値で乗算した値をPとするのが妥当と思われるが、いかがでしょうか。		16GPUではスケールしないことが予想されるため、4GPUへ変更するとともに、4 GPU で評価を行った際に 出力される以下の性能値を 4で除算し、1GPUあたりの性能値を算出したのちに、提案システムの GPU 数で乗算した値を P とする。
83	性能評価基準	2.1.7. (2)	流体解析	ベンチマーク結果としてCSVファイルが複数行（9行）出力されます。例として1行目の値をstとしています、stは1行目の値だけでよいのか、それとも複数行のstの値の平均を取るのか、ご教示ください。		説明が不明瞭のための修正する。
84	性能評価基準	2.2.1. (1)	量子回路シミュレーション	hadamards.py, qft.pyを用いて量子アセンブラを生成するときのオプションについて指定はありますでしょうか。		qft.py については、--swapped を指定してください。
85	性能評価基準	2.2.1. (1)	量子回路シミュレーション	hadamards.py, qft.pyを用いて量子アセンブラを生成するときのオプションについて指定はありますでしょうか。		qft.py については、--swapped を指定してください。
86	性能評価基準	2.2.1. (1)	量子回路シミュレーション	hadamards.py, qft.pyを用いて量子アセンブラを生成するときのオプションについて指定はありますでしょうか。		qft.py については、--swapped を指定してください。
87	性能評価基準	2.2.1. (1)	量子回路シミュレーション	実行時にshot数の指定がないが、特に指定はありませんでしょうか。（あるいは、任意にとってもいいのでしょうか）		shot数の指定は任意でかまわない。
88	性能評価基準	2.2.1. (1)	量子回路シミュレーション	実行時にshot数の指定がないが、特に指定はありませんでしょうか。（あるいは、任意にとってもいいのでしょうか）		shot数の指定は任意でかまわない。
89	性能評価基準	2.2.1. (1)	量子回路シミュレーション	実行時にshot数の指定がないが、特に指定はありませんでしょうか。（あるいは、任意にとってもいいのでしょうか）		shot数の指定は任意でかまわない。
90	性能評価基準	その他		性能評価基準(案)には高速共有ファイルシステムに対する性能評価項目がありません。提案システムの性能根拠を確認するために高速共有ファイルシステムに対する試験実施をご検討ください。大規模HPC/AIシステムのストレージに対する性能評価にはIORとmdtestが一般的に使われています。IORとmdtestはIO500にも採用されている標準的なベンチマークです。項目としては、 複数クライアントノードからのIORによるスループット性能試験 単一ノード・単ースレッドからのIORによるスループット性能試験 複数クライアントノードからのmdtestによるファイル操作性能試験 の三項目は最低限必要だと考えます。ご検討ください。		提案に伴うコストおよび導入時のコストを踏まえ、今回は性能評価を別途実施しない。